

SX-Aurora TSUBASAによる 構造解析の高速化 —高速な大規模シミュレーションに向けて—

研究・開発機関 : [株式会社科学計算総合研究所](#)
 利用施設 : FOCUSスパコン A, H, F, Wシステム
 計算規模 : 1ノード (Wシステムでは1ベクトルエンジン)
 利用ソフトウェア : FrontISTR 5.1.1をベースに自社開発

Before

- 構造解析は連立一次方程式の求解に多くの計算時間を占めるため、求解アルゴリズムを高速化することが大きな課題となっています。
- FOCUSスパコン V, Wシステムで利用できるNECのSX-Aurora TSUBASAは高い性能と大容量のメモリを備え、一般的なCPU向けのプログラムをそのまま使用できる利点がありますが、計算時間の面から改良の余地がありました。

After

- FrontISTRをSX-Aurora TSUBASA上でプログラムを変更せずに実行できる環境で、より高速に共役勾配法が実行可能なオプション機能やメモリレイアウトの工夫を実施しました。
- Wシステムにおける共役勾配法の性能はAシステムと比べて平均で24.4倍高く、短時間かつ低コストで構造解析を行うことができるようになりました。

背景と目的

弊社は対話形式で製品設計を行うための高速なCAE基盤ソフトウェアを開発するため、WebブラウザベースのCAEシステムRICOS Production Suite (<https://www.ricos.co.jp/ricos-production-suite/>) や機械学習を用いて最適設計を瞬時に導き出すための技術^[1]を開発しています。これらの技術の後ろ盾には高速なシミュレーションソフトウェアが欠かせません。有限要素法 (FEM) を用いた構造解析は、要素の大部分が0である行列を係数とする大規模な連立一次方程式を解くことに多くの時間を要します。弊社ではオープンソース大規模並列FEM非線形構造解析プログラムFrontISTRの高速化に取り組んでいます。

近年、NECが開発したSX-Aurora TSUBASA (SXAT) は、VEと呼ばれる2,150GFLOPSの演算性能と容量が48GBで約1.2TB/sの高速なメモリを備えたアクセラレータボードが搭載されており、これはFOCUSスパコンではVシステムとWシステムに搭載されています。SXATはホストCPU上で実行したプログラムのデータやプロセスが自動的にVE上に展開される仕組みが採用されており、一般的なCPU向けのプログラムをNECコンパイラでコンパイル (コンピュータが直接実行可能な形式のプログラムに変換) するだけでそのまま実行することができます。FrontISTRもコンパイラを変更するだけで動作させることができましたが、弊社はさらなる高速化のために適切なコンパイルオプションの設定や行列のメモリレイアウトの変更を行い、Aシステムと比べて平均で24.4倍の性能で計算できるようにしました。

本事例では、いくつかの解析データを対象にFOCUSスパコンのWシステムで高速化した事例を紹介します。

利用成果

図1に今回構造解析の高速化に使用した3つのデータを示します。それぞれ左から節点数2,165点、68,170点、619,738点の事例で、FrontISTRの共役勾配法 (連立一次方程式に用いる反復解法) で相対残差1.0e-8まで反復計算させたときの実行時間をFOCUSスパコンA, H, F, Wシステムで比較しました。WシステムはSXATで、それ以外は一般的なIntel社製のCPUのシステムです。2021年1月現在、Aシステムの利用料金と比べてHシステムは同額で、Fシステムは5倍、Wシステムは8倍の料金に設定されています。

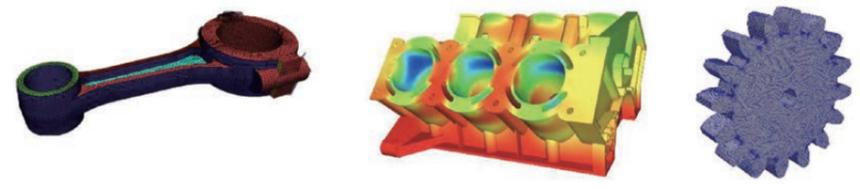


図1 解析に用いたデータ (左: Conrod, 中央: V6 Engine, 右: Gear16)

図2にAシステムを基準とした各事例の共役勾配法を用いた計算性能比を示します。Aシステムを基準とした性能比は平均でHシステムが1.50倍、Fシステムが1.65倍、Wシステムが24.4倍となり、Wシステムは他のシステムよりも非常に高い性能でした。Wシステムは8倍の料金で平均24.4倍の性能になっていることから費用対効果も高く、より低コストかつ高性能なシミュレーションが実現できました。

これらの結果から構造解析におけるSXAT利用の性能、費用対効果はともに高く、効率よくシミュレーションが行えることがわかりました。現時点では1ノードでしか動作を確認できていませんが、今後は複数ノードの動作確認にも対応し、SXAT向けのFrontISTRに関わる情報の公開や技術サポートも提供していきたいと考えています。

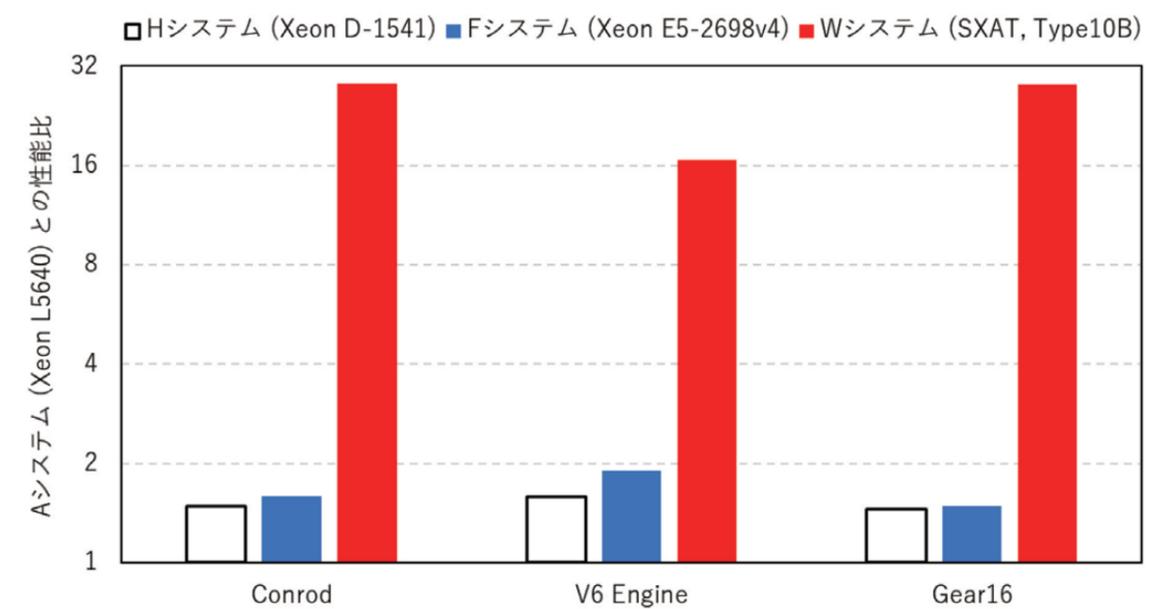


図2 Aシステムを基準とした共役勾配法の実行性能比

謝辞

本研究の一部は東京大学とNECによる共同研究「並列有限要素法のベクトルプロセッサ向け高速化に関する研究」として実施されました。ここに記して謝意を表します。

出典: [1] M. HORIE, N. MORITA, T. HISHINUMA, Y. IHARA, N. MITSUME. Isometric Transformation Invariant and Equivariant Graph Convolutional Networks, In International Conference on Learning Representations (ICLR), 2021.